

# EADC V54 AES

24 BIT ANALOG DIGITAL CONVERTER

## BEDIENUNGSANLEITUNG USER´S MANUAL

Date I/01

Inhalt / Content	Seite / Page
Bedienungsanleitung	2
User´s Manual	5
Technische Daten	9
Technical Specifications	9
Output Coding Table	10
Lage der Bauelemente	11
Component Layout	11
Schaltpläne	12
Schematics	12
Konformitätserklärung	15
Conformity Statement	15



**LAKE PEOPLE** *electronic GmbH*

*development and  
manufacturing of  
audio electronic*

*Turmstraße 7a  
78467 KONSTANZ  
GERMANY*

*Tel. +49 (0) 75 31 73678  
Fax +49 (0) 75 31 74998  
[www.lake-people.de](http://www.lake-people.de)*

## ALLGEMEINES

Der LAKE PEOPLE EADC V54 ist ein Analog-Digital Wandler höchster Qualität auf einer Eurokarte. Er wird in zwei verschiedenen Ausführungen geliefert, die sich durch ihre erzielbare Dynamik unterscheiden. Er wandelt ein stereophones Eingangssignal in ein lineares 24 Bit Ausgangssignal.

Durch seine den internationalen Normen angepasste Anschlussleiste lässt sich der EADC V54 leicht in existierende Einschubrahmen installieren.

Von LAKE PEOPLE wird ein vorkonfektioniertes und mit XLR Anschlüssen ausgestattetes Einschubgehäuse angeboten: Das DIGI-RACK 503 bietet Platz für bis zu 16 Karten der V5n Serie.

Die analogen Eingänge sind elektronisch symmetrisch. Die Eingangsempfindlichkeit ist mit zwei Spindeltrimmern auf der Frontplatte einstellbar.

Die Takterzeugung erfolgt entweder über die EUCG V51 Karte oder alternativ über eine von drei auf die Karte steckbaren Plug-in's mit einem internen Generator, einem AES/EBU-Sync Interface oder einem Wordclock-Sync Interface.

Der digitale Ausgang liegt im AES/EBU Format vor. Die Channel-Status-Bits können auf der Platine durch DIP-Schalter eingestellt werden. Zur Stromversorgung der Karte ist lediglich eine Spannung erforderlich.

## INBETRIEBNAHME

Stellen Sie vor dem Einschieben der Karte sicher, das kein Pin der 64-poligen Steckerleiste verbogen ist.

Die Stromversorgung sollte beim Einsetzen und Entnehmen der Karte abgeschaltet sein.

Montieren Sie die Karte mit einem Taktversorgungs Plug-in immer auf Steckplatz 1 des DIGI-RACK 503.

Codieren Sie den digitalen Ausgang mit Hilfe der zugehörigen Jumper auf einen ungeraden (1, 3, 5..) oder geraden (2, 4, 6...) Steckplatz.

Codieren Sie das digitale Ausgangswort über die zugehörigen DIP-Schalter entsprechend Ih-

ren Anforderungen. (Siehe "OUTPUT CODING"-Tabelle auf Seite 10).

## DIE STROMVERSORGUNG

Die Spannungsversorgung des EADC V54 erfolgt über die Pins 30 a+c für eine DC Eingangsspannung zwischen 8 und 35 Volt oder über die Pins 31 a+c für eine DC Eingangsspannung von 5 Volt.

Die zugehörige Masse wird über die Pins 29 a+c und 32 a+c angeschlossen.

Die Stromaufnahme der Karte ist abhängig von der Betriebsspannung. Der Leistungsbedarf liegt bei 2.5 Watt in der 105 dB Version, bei 3.5 Watt in der 115 dB Version.

### ACHTUNG:

Bitte beachten Sie beim Anschluss der Betriebsspannung, dass Verpolungen oder Spannungen über 6,5 Volt am 5 Volt Eingang (Pins 31 a+c) bzw. 40 Volt am 8...35 Volt Eingang (Pins 30 a+c) zur Zerstörung des Gerätes führen können.

## EINSCHALTEN UND RESET

Im Moment des Einschaltens wird über die eingebaute Watchdog-Schaltung ein Reset durchgeführt. Der Watchdog überwacht die interne Betriebsspannung und wird bei unzulässigen Abweichungen von dieser Spannung wieder einen Reset ausführen bzw. das Gerät nicht freischalten.

### HINWEIS:

Der Reset löst innerhalb der Wandler-IC's einen Abgleich aus. Es kann durchaus sinnvoll sein, nach der Aufwärmzeit (ca. 1 Std.) einen weiteren Abgleich durch Reset durchzuführen. Dazu ist die Taktversorgung zu unterbrechen.

### HINWEIS:

Bei Mehrkanal-Anwendung wird der Reset zentral vom Masterkanal oder der EUCG V51 erzeugt und über die "Error"-Leitung (Pin 16 c) über den Bus gesteuert.

## DIE ANALOGEN EINGÄNGE

Die elektronisch symmetrischen analogen Line-Eingänge des EADC V54 befinden sich auf den Pins 2 a+c und 4 a+c der Steckerleiste. Der linke Kanal liegt auf den Pins 2 a+c (Plus-Phase auf c), der rechte Kanal liegt auf den Pins 4 a+c (Plus-Phase auf c).

Auf den Pins 1, 3 und 5 a+c können die zugehörigen Massen angeschlossen werden.

Die Empfindlichkeit der analogen Eingänge kann über die auf der Front befindlichen Spindeltrimmer eingestellt werden. Der Einstellbereich liegt bei ca. +2 ...+22 dBu für Vollaussteuerung.

### HINWEIS:

Zum Einspeisen von unsymmetrischen Signalen muss der invertierende Eingang (Pin 2a / 4a) auf Masse gelegt werden.

## DIE TAKTVERSORGUNG

Der EADC V54 arbeitet grundsätzlich im „Slave“-Betrieb, d.h. seine Arbeitstakte müssen zugeführt werden. Dies geschieht beim Einsatz des Wandlers innerhalb des DIGI-RACK 503 automatisch über die Busplatine. Alle über die Busplatine innerhalb eines DIGI-RACK 503 betriebenen A/D- und SRC-Karten arbeiten Takt- und Wortsynchron!

Für die Takterzeugung existieren folgende Möglichkeiten:

- Taktversorgung über EUCG V51 auf Steckplatz 1. Die EUCG V51 besitzt zwei interne Oszillatoren (Standard 44.1 und 48 kHz) und Eingänge für AES-Sync und WCLK-Sync. Die EUCG V51 ist in der Lage, ein komplett mit A/D Wandlern und/oder SRC's bestücktes Rack zu versorgen.
- Taktversorgung über auf der EADC V54 installiertes Plug-in „Internal Clock“. Die Karte besitzt zwei Quarzoszillatoren (Standard 44.1 und 48 kHz) die über einen Jumper ausgewählt werden können. Die EADC V54 Karte mit Plug-in sollte auf Steckplatz 1 montiert sein.

Die Lock-LED zeigt einen gültigen Takt an, sofern die Reset/Calibration Prozedur korrekt ausgeführt und beendet wurde.

Die Versorgung von maximal vier anderen A/D-Wandlern oder SRC's kann über den Bus erfolgen.

- Taktversorgung über auf der EADC V54 installiertes Plug-in „WCLK-Sync“.

Die EADC V54 Karte mit Plug-in muss auf Steckplatz 1 montiert sein.

Der Wordclock Eingang befindet sich auf Pin 16 a der Steckerleiste. Die Masse sollte auf die Pins 18 a+c gelegt werden. Im DIGI-RACK 503 ist der WCLK-Eingang mit der BNC-Buchse über der Netzdose verkabelt.

Der Eingang ist unsymmetrisch. Die Eingangsimpedanz beträgt 75 Ohm.

Der Eingangstakt darf im Bereich 28 kHz bis 56 kHz liegen.

Die Lock-LED zeigt einen gültigen Takt an, sofern die Reset/Calibration Prozedur korrekt ausgeführt und beendet wurde.

Die Versorgung von maximal vier anderen A/D-Wandlern oder SRC's kann über den Bus erfolgen.

- Taktversorgung über auf der EADC V54 installiertes Plug-in „AES-Sync“.

Die EADC V54 Karte mit Plug-in muss auf Steckplatz 1 montiert sein.

Der AES-Sync Eingang befindet sich auf den Pins 17 a+c der Steckerleiste. Die Masse sollte auf die Pins 18 a+c gelegt werden. Im DIGI-RACK 503 ist der Eingang mit der XLR-Buchse über der Netzdose verkabelt.

Der Eingang ist nach AES 3-1992 ausgelegt, trafosymmetrisch, Impedanz 110 Ohm.

Der Eingangstakt darf im Bereich 28 kHz bis 100 kHz liegen.

Die Lock-LED zeigt einen gültigen Takt an, sofern die Reset-Prozedur korrekt ausgeführt und beendet wurde.

Die Versorgung von maximal vier anderen A/D-Wandlern oder SRC's kann über den Bus erfolgen.

## DER A/D WANDLER

Der Wandler im EADC V54 ist in der Standardausführung ein 48 kHz - 24-Bit Wandler mit 105

dB Dynamik. Gegen Aufpreis ist z.Z. ein 48 kHz und ein 96 kHz - 24 Bit Wandler mit 115 dB Dynamik erhältlich.

Der EADC V54 ist aufgrund seiner recht universellen Auslegung für viel heutige und zukünftige Wandler geeignet.

Da der A/D-Wandler Chipmarkt momentan sehr lebendig ist, sind Verbesserungen der Wandler möglich und können meist auch sehr leicht eingebaut werden.

Die Fa. LAKE PEOPLE wird in ihrer Web-Site ([www.lake-people.de](http://www.lake-people.de)) auf mögliche Updates hinweisen!

## DIE BEDIENELEMENTE UND ANZEIGEN



### L GAIN

Mit diesem Trimmer ist die Eingangsempfindlichkeit des linken Kanals einstellbar.

### L CLIP, R CLIP

Die Clip-LED's blinken bei Pegeln, die grösser als ca. 2-3 dB unterhalb der Vollaussteuerung sind. Sie sollen auf drohende Übersteuerungen des Wandlers hinweisen. Die Schaltung hat eine schnelle Ansprechzeit und blinkt deutlich auch bei kurzzeitigen Impulsen.

### R GAIN

Mit diesem Trimmer ist die Eingangsempfindlichkeit des rechten Kanals einstellbar.

### LOCK-LED

Das Leuchten der Lock-LED zeigt einen korrekten Synchronisationstakt und einen abgeschlossenen Reset an.

## DER DIGITALE AUSGANG

Der digitale Ausgang befindet sich auf den Pins 19 bzw. 21 a+c der Steckerleiste. Der Ausgang

ist nach AES-3-1992 ausgelegt, trafosymmetrisch, Impedanz 110 Ohm.

Der Ausgang wird über Jumper auf die entsprechenden Pins geroutet. Für Karten auf „ungeraden“ Plätzen (1, 3, 5 ...) sind die Jumper auf der oberen Position, für Karten auf „geraden“ Plätzen (2, 4, 6 ...) auf der unteren Position.

Die zugehörigen Massen sollten auf die Pins 20 a+c gelegt werden.

## WIE FUNKTIONIERT'S

### PRÄAMBEL

Der EADC V54 bietet Spitzentechnologie. Er mess- und hörbar besser als Standard 16-Bit Wandler, wie sie üblicherweise in DAT Recordern, Hard-Disk Recordern oder digitalen Mehrspurmaschinen eingesetzt werden.

Sicherlich haben Sie bemerkt, dass wir unsere Wandler nicht explizit als 24-Bit Wandler angepreisen. Wir denken, dass die Angabe der erzielbaren Dynamik aussagekräftiger ist als die meist nur theoretische Angabe der erzeugten Bitbreite am Ausgang.

Wer es genau wissen möchte, kann nach folgender Formel verfahren:

$$\text{Auflösung in Bit} = \text{Dynamik} / 6$$

Daraus ergibt sich eine tatsächliche Auflösung von ca. 17.5 Bit für den V54 mit 48 kHz und 105 dB Dynamik (A-bew), und ein Wert von ca. 19,2 Bit für den V54 mit 115 dB Dynamik.

Anzumerken wäre noch, dass unsere Werte A-bewertet (wie bei allen anderen) angegeben werden. Nach den Messvorschriften "RMS unbewertet" oder "CCIR Quasi-Peak 2K" ergäben sich bis 10 dB schlechtere Daten.

### DIE FUNKTION

Die analogen Eingangssignale gelangen in eine Pufferstufe und können hier in ihrem Pegel durch zwei Trimmer auf die Empfindlichkeit des Wandlers abgestimmt werden. Die Eingangsstufe ist auch problemlos mit unsymmetrischen Signalen zu betreiben, da sie selbsttätig die zum sauberen Betrieb des Wandlers nötige fehlende Phase ersetzt.

Das Herz des V54 ist natürlich der A/D Wandler.

Er präsentiert sich als 1-Bit Delta-Sigma Wandler mit 64...128-fachem Oversampling. Der linke und der rechte Kanal werden auf einem Chip gemeinsam gesampelt.

Ein Digitalfilter vor dem Wandler sorgt für eine hohe Dämpfung von nicht erwünschten Aliasfrequenzen. Die digitale Wandlung des Eingangssignals ist unabhängig von seiner Frequenz und Amplitude.

Im Gegensatz zu früheren Wandlertypen besitzt die hier eingesetzte Generation eingebaute Hochpass-Filter, die zu jeder Zeit einen eventuellen DC-Offset vermeiden. Der digitale Ausgang ist somit Gleichspannungsfrei!

Das digitale Ausgangswort liegt in serieller Form als 24 Bit Signal im Zweierkomplement vor.

Um zu funktionieren, benötigt der A/D Wandler mehrere Takte. Sie werden aus Quarzoszillatoren erzeugt, oder extern aus einem AES/EBU oder WCKL Signal gewonnen. Grundsätzlich ist dem Wandler die Frequenz der Taktrate innerhalb gewisser Grenzen gleichgültig, solange sie relativ jitterfrei ist.

Ein jitterbehaftetes Taktsignal würde sich durch zusätzliches Rauschen bemerkbar machen.

Das interne Erzeugen eines Taktes ist relativ unkompliziert und lässt sich recht jitterarm realisieren. Schwieriger ist das Erzeugen eines Taktes aus einem externen Signal. Die dazu erforderliche PLL ist nach den neuesten diesbezüglichen Erkenntnissen aufgebaut worden.

Nach dem Verlassen des A/D Wandlers wird das digitale Signal in einem weiteren Baustein zu AES-konformen Signalen aufbereitet, um danach in normierter Form zum digitalen Ausgang zu gelangen.

Ähnlich wie Computer können auch digitale Wandler "abstürzen". Um korrekte Betriebsbedingungen zu erreichen, wurde nicht nur auf die in den Chips implementierten Reset- und Kalibrier-Prozeduren vertraut, sondern ein eigener Reset-Generator über eine Watchdog-Schaltung realisiert. Sie ist logisch mit den Schaltungen für die externe Synchronisation verknüpft. Deshalb wird ein Reset nicht nur über die Betriebsspannungsbedingungen sondern auch über nicht als gültig erkannte Synchronkontakte ausgelöst.

---

## GENERAL INFORMATION

The LAKE PEOPLE EADC V54 is a top-quality analog-to-digital converter, contained on a single euro-type circuit board. It is available in different versions, distinguished by their maximum achievable dynamic range.

It converts a stereo input signal into a linear 24-bit digital output signal.

Because of its widely used DIN 41612 connector, EADC V54 is easy to employ in existing setups of other manufacturers.

From LAKE PEOPLE a ready-to-use rack system equipped with XLR connectors is available: The DIGI-RACK 503 offers space for up to 16 cards of the V5n series.

The analog inputs are electronically balanced. Input sensitivity is adjustable by means of two multiturn trimpots on the front panel.

Operating clocks are either derived from EUCG V51 card or one of three on-board plug-ins with

either an internal generator, an AES sync interface or a WCLK interface. The digital output delivers an AES/EBU-standard signal.

Channel status bits can be user-defined by DIP switches on the circuit board.

The unit requires only one unipolar supply voltage between 5 ... 35 V.

## SET-UP PROCEDUR

Before mounting the card be sure that no pin of the 64-pin connector is bent or otherwise damaged.

The powersupply of the frame should be switched off.

The card bearing a clock supply should be mounted in slot 1 of DIGI-RACK 503.

The digital output must be coded odd (1, 3, 5 ...) or even (2, 4, 6 ...) according to the corresponding slotnumber of DIGI-RACK 503.

By means of the Dip-switches on-board encode the digital output word according to your needs. (see "OUTPUT CODING"-table on page 10).

## POWER SUPPLY

The EADC V54 supply voltage is applied at pins 30 a+c for a range of 8... 35 volts DC or at pins 31a+c for regulated 5 volts DC.

Corresponding ground should be connected to pins 29 a+c and 32 a+c.

Current consumption depends on the supply voltage used. The resulting power consumption is approx. 2.5 W for the 105 dB version and 3.5 W for the 115 dB version.

### CAUTION:

Please note whilst connecting the power supply that inverting the polarity of the supply voltage or voltages above 6.5 V on the 5 V input (pins 31 a+c) or above 40 V on the 8 ... 35 V input (pins 30 a+c) can cause serious damages

## POWER-UP AND RESET

In the moment of power-up, the built-in watchdog circuit initializes a reset routine. If the watchdog detects an invalid on-board supply voltage, it will either start another reset procedure or simply won't activate the unit.

### HINT:

The reset routine causes the converter chips to perform a calibration procedure. In some cases it may be useful to repeat this procedure at a later time. For this purpose, either supply voltage or external clock must be interrupted.

### HINT:

In multichannel applications, the reset function is activated by the master channel or EUCG V51 card, which causes all related slave units to reset via the "ERROR" bus, connected to pin 16c.

## THE ANALOG INPUTS

The EADC V54's electronically balanced analog line inputs are connected to pins 2a+c and 4a+c

on the multipin terminal. The left channel is connected to pins 2 a+c (in-phase is c), the right channel is connected to pins 4 a+c (in-phase is c).

Corresponding shielding ground is available at pins 1 / 3 / 5 a+c.

The analog inputs' sensitivity can be adjusted by means of the trimpots accessible on the front panel. The adjustment range stretches from about +2 .... +22 dBu for digital full scale.

### HINT:

when unbalanced sources should be connected, the inverting input (pin 2a / 4a) must be tied to ground.

## CLOCK SUPPLY

EADC V54 is always working in slave mode, meaning that all clocks must be derived externally. When operating V54 together with DIGI-RACK 503 this is automatically made via the bus-PCB inside.

All A/D- and SRC-cards inside a DIGI-RACK 503 are word- and clock-synchronized.

There are several possibilities to generate the operating clocks:

- Clocksupply via EUCG V51, mounted to slot 1. V51 offers two internal oscillators (as a standard 44.1 and 48 kHz) and inputs for external clocks via AES/EBU-sync and WCLK-sync. EUCG V51 is powerful enough to sync a complete rack of AD-converters or SRC's.

- Clocksupply via EADC V54 together with "Internal Clock" plug-in.

The plug-in offers two quartz-oscillators (as a standard 44.1 and 48 kHz) which can be selected with jumpers.

A EADC V54 with plug-in should be mounted to slot 1.

The "LOCK"-LED refers to a valid clock after the reset procedure was successfully completed.

The plug-in supplies a max. of 4 slaves V52 / V54 with synchronous clocks.

- Clocksupply via EADC V54 together with "WCLK-sync" plug-in.

A EADC V54 with plug-in should be mouted to slot 1.

The wordclock input is found on pin 16 a of the multipin connector. The ground should be tied to pins 18 a+c. Inside the DIGI-RACK 503 the WCLK input is wired to a BNC socket beyond the Mains socket.

The input is unbalanced. Input impedance is 75 ohms.

The valid input clock ranges from 28 ...56 kHz.

The "LOCK"-LED refers to a valid input clock after the reset procedure was successful completed.

The plug-in supplies a max.of 4 slaves V52 / V54 with synchronous clocks.

- Clocksupply via EADC V54 together with "AES-Sync" plug-in.

A EADC V54 with plug-in should be mouted to slot 1.

The AES-sync input is found on pins 17 a+c of the multipin connector. The ground should be tied to pins 18 a+c. Inside the DIGI-RACK 503 the AES-sync input is wired to a XLR socket beyond the Mains socket.

The input is transformerbalanced. Input impedance is 110 ohms.

The valid input clock ranges from 28 ...56 kHz (...108 kHz).

The "LOCK"-LED refers to a valid input clock after the reset procedure was successful completed.

The plug-in supplies a max.of 4 slaves V52 / V54 with synchronous clocks.

## THE A/D CONVERTER

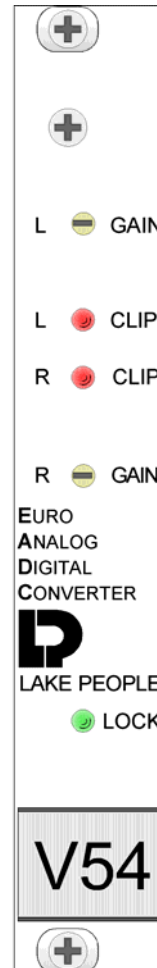
The converter of EADC V54 is as a standard a 48 kHz / 24 bit chip with a dynamic range of 105 dB.

Optionally in the moment a 48 kHz and a 96 kHz converter is available, both offering 24 bit and a dynamic range of 115 dB.

The inside of the A/D part is quiet universal so it may be updated with other converter chips in the future.

LAKE PEOPLE will inform about updates on their web-site [www.lake-people.de](http://www.lake-people.de)!

## CONTROLS AND DISPLAYS



### L GAIN

This multiturn trimpot determines left input sensitivity.

### L CLIP, R CLIP

The 'CLIP' LED starts flashing at levels above approx. -3...-2 dB below full scale. Thus it reliably warns against converter overload. The clip warning circuitry offers ultra-fast response and clearly indicates even shortest overshoots.

### R GAIN

This multiturn trimpot determines right input sensitivity.

### LOCK LED

The 'LOCK' LED indicates the presence of a valid clock signal and termination of the reset routine.

## THE DIGITAL OUTPUT

The digital output signal is fed to pins 19 a+c respectively 21 a+c on the multipin terminal.

It electrically matches AES/EBU 3-1992 standard and is transformer balanced at an impedance of 110 ohms.

Shielding ground should be tied to pins 20 a+c.

## HOW IT ALL WORKS....

### PREAMBLE

The EADC V54 offers high-end technology in all available versions. It is from its data and audibly better than a standard 16-bit converter, like usually found in DAT machines, hard disk recording systems or digital multitracks.

For sure, you have already noticed that we do not offer our units clearly as "24-bit" converters. We rather prefer to praise the achievable dynamic range, which tells much more about the actual performance than the barely theoretical output bit width.

For those who want to know in detail:

$$\text{resolution (in bit)} = \text{dynamic range} / 6$$

This results in an actual resolution of 17.5 bit for the 105 dB version and 19.2 bit for the 115 dB version.

We'd like to state that these measurements are taken A-wtd from 20 Hz ... 20 kHz, like everybody else does.

Using RMS un-wtd or CCIR laws, these values would decrease by several dBs!

### FUNCTION

First, the analog input signals are fed to a buffer stage, after which level can be adjusted according to the converter's sensitivity by means of two multitrans trimpots.

The EADC V54's heart is of course the A-to-D converter chip which is of 1-bit type, operating at 64..128-times oversampling. Left and right channel are processed simultaneously by the same chip.

A digital filter in front of the converter attenuates unwanted alias frequencies with high damping ratio. The mode of conversion is independent from input frequency and amplitude.

In contrary to former converter generations these new types offer implemented high-pass filters to remove unwanted DC-offset from the audio signal. So the digital output totally free of DC offset.

The digital signal is output in two's complementary form as 24-bit serial data.

As a prerequisite for operation, converters require a clock reference. It is either generated internally by quartz driven oscillators or derived from the injected AES/EBU or wordclock signal.

Basically, a converter doesn't care too much about clock rate, as long as this contains little jitter. High jitter contents would lead to additional noise.

Internal clock generation isn't much of a wizardry and can be carried out with little jitter.

On the opposite, deriving a clock signal from an external source offers more problems: in our case, the PLL circuit dedicated to this task is designed to the latest state-of-the-art.

After the A-to-D conversion, the digital signal is transformed to AES/EBU specifications by a further circuit, then fed to the digital output in suitable format.

Similar to computers, digital converters may 'hook up' once in a while.

To achieve reliable operation, we didn't just believe in the converter's internal reset procedures, but implemented an own reset generator controlled by a 'watchdog'. It is logically linked to the external sync circuitry sections.

Thus, a reset routine is not only initiated by faulty power conditions, but also by invalid clock rates, determined as master unit. This unit then provides a central clock supply for all subsequent slaves.



<b>EADC V54- AES</b>			
PIN-OUT OF 64-pin CONNECTOR DIN 41612 (a+c)			
GND	1a	1c	GND
ANALOG IN LEFT (-)	2a	2c	ANALOG IN LEFT (+)
GND	3a	3c	GND
ANALOG IN RIGHT (-)	4a	4c	ANALOG IN RIGHT (+)
GND	5a	5c	GND
GND	13a	13c	GND
256 Fs	14a	14c	128 Fs
64 Fs	15a	15c	1 Fs
WCLK-SYNC IN	16a	16c	ERROR
AES-SYNC IN (-)	17a	17c	AES-SYNC IN (+)
GND	18a	18c	GND
ODD DIGITAL OUT (-)	19a	19c	ODD DIGITAL OUT (+)
GND	20a	20c	GND
EVEN DIGITAL OUT (-)	21a	21c	EVEN DIGITAL OUT (+)
GND	22a	22c	GND
GND	28a	28c	GND
GND	29a	29c	GND
U IN (8 ...35 V DC)	30a	30c	U IN (8 ...35 V DC)
U IN-OUT (5V)	31a	31c	U IN-OUT (5 V)
GND	32a	32c	GND

## TECHNICAL DATA EADC V54-AES

(all measurements A-wtd., 20Hz ... 20 kHz, internal Sample-Rate 44.1 kHz, relative to digital full scale and +20 dBu input level as not otherwise noted)

Analog inputs: electronically ballanced

Impedance: 5 kOhm

Input sensitivity: +2 ... +22 dBu

CMRR (@ 15 kHz): < -60 dB

Clock supply:

- via EUCG V51 or plug-ins:
- internal oscillator, standard frequencies 44.1 and 48 kHz
- WCLK-Sync, input unbalanced, impedance 75 ohms, lockrange 28...56 kHz
- AES/EBU-Sync, input transformer balanced, impedance 110 Ohm, Lock range 28...56 (108) kHz

	<b>48 kHz Version</b>	<b>96 kHz Version</b>
Frequency range (-0.1 dB):	10 Hz...20 kHz	10 Hz...40 kHz
Dynamic (A-wtd):	110 dB	115 dB
THD+N (Fs - 1 dB):	-103 dB	-106 dB
THD+N (Fs - 60 dB):	-50 dB	-55 dB
Stopbandrejection:	-80 dB	-110 dB

Digital output format: Professional or Consumer, selectable

Digital output : AES-3-1992, transformer balanced

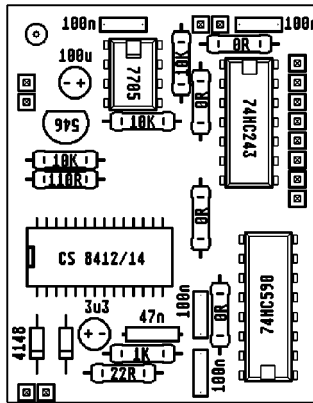
Output impedance: 110 ohms

Power supply: 5 V DC (Pin 31 a+c) or 8..35 V DC (Pin 30 a+c)

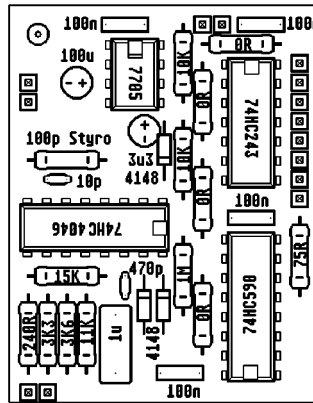
Connector: Multipin connector DIN 41612, form C, 64-pin, a+c

<b>DIP SWITCH SETTINGS ON EADC V54 MAIN PCB</b>					
<b>PROFESSIONAL MODE</b>					
DIP-SWITCH	OFF	ON	STATUS	BYTE / BIT	BIT
SW 2	X	X	Consumer Mode Professional Mode	0 / 0	0
SW 3	X	X	Normal Audio Non-Audio	0 / 1	1
SW 8	X		Emphasis not indicated	0 / 2-3-4	2-3-4
SW 6	X		Manual override enabled		
SW 8		X	No Emphasis	0 / 2-3-4	2-3-4
SW 6	X		Manual override disabled		
SW 8	X		50 / 15 usec	0 / 2-3-4	2-3-4
SW 6		X	Manual override disabled		
SW 8		X	CCITT J.17	0 / 2-3-4	2-3-4
SW 6		X	Manual override disabled		
SW 4	X		Sample Frequency nit indicated	0 / 6-7	6-7
SW 1	X		Manual override enabled		
SW 4	X		48 kHz Sample Frequency	0 / 6-7	6-7
SW 1		X	Manual override disabled		
SW 4		X	44.1 kHz Sample Frequency	0 / 6-7	6-7
SW 1	X		Manual override disabled		
SW 4		X	32 kHz Sample Frequency	0 / 6-7	6-7
SW 1		X	Manual override disabled		
SW 5	X	X	Stereophonic, Channel A is left Mode not indicated (2-channel mode)	1 / 1	9
SW 7	X	X	Invalid operation MUST BE ON!!!		
<b>CONSUMER MODE</b>					
DIP-SWITCH	OFF	ON	STATUS	BYTE / BIT	BIT
SW 2	X	X	Consumer Mode Professional Mode	0 / 0	0
SW 4	X	X	Copy inhibited, copyright asserted Copy permitted, copyright not asserted	0 / 2	2
SW 1	X	X	No Emphasis, 2-channel audio Emphasis 50 / 15 usec, 2-channel audio	0 / 3	3
SW 6	X		Category: General	1 / 0-1	8-9
SW 8	X				
SW 6	X	X	Category: Digital / Digital Converters	1 / 0-1	8-9
SW 8	X				
SW 6	X		Category: Laser - Optical	1 / 0-1	8-9
SW 8		X			
SW 6		X	Category: Magnetic Tape or Disk	1 / 0-1	8-9
SW 8		X			
SW 5	X	X	Status: 1st Generation or higher Status: Original, pre-recorded data	1 / 7	15
SW 3	X		Sample Frequency: invalid data (reserved)	3 / 0-1	24-25
SW 7	X				
SW 3	X	X	Sample Frequency: 48 kHz	3 / 0-1	24-25
SW 7	X				
SW 3	X		Sample Frequency: 32 kHz	3 / 0-1	24-25
SW 7		X			
SW 3		X	Sample Frequency: 44.1 kHz	3 / 0-1	24-25
SW 7		X			

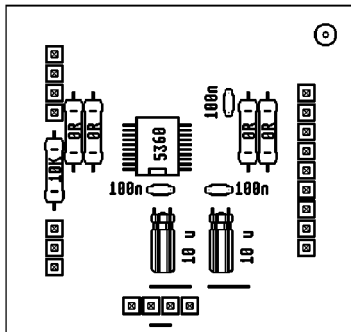
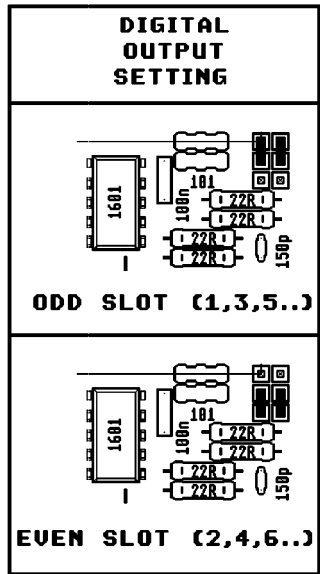
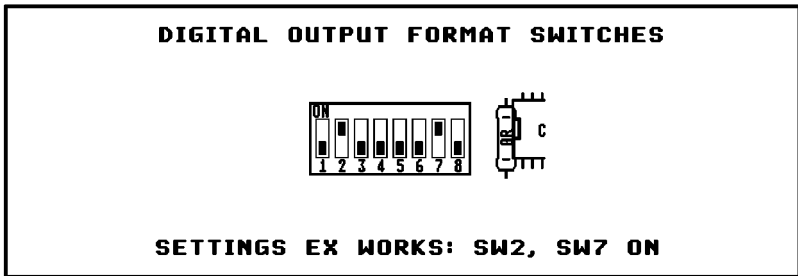
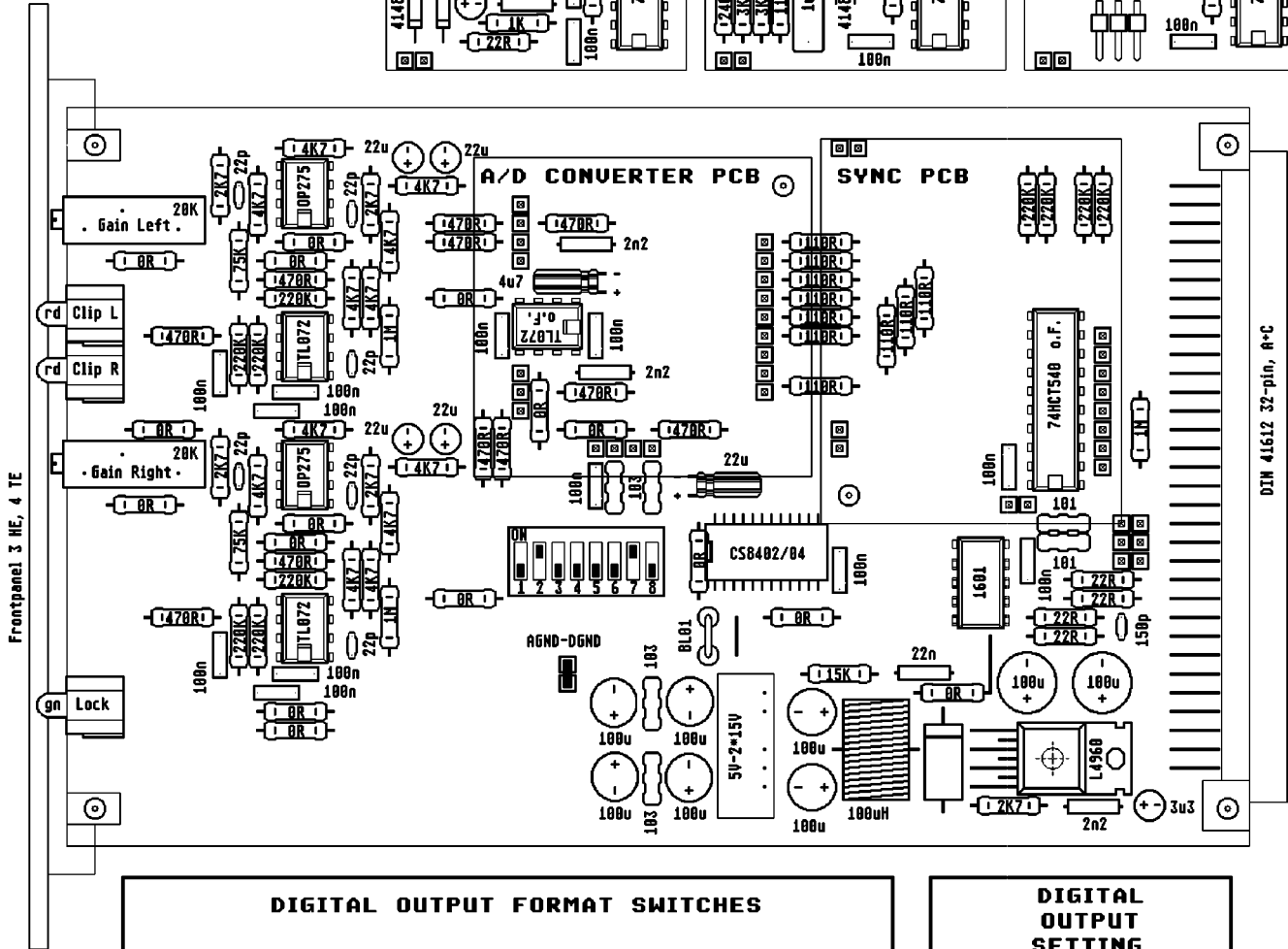
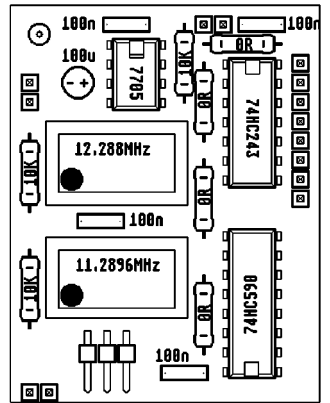
**AES/EBU SYNC PCB**



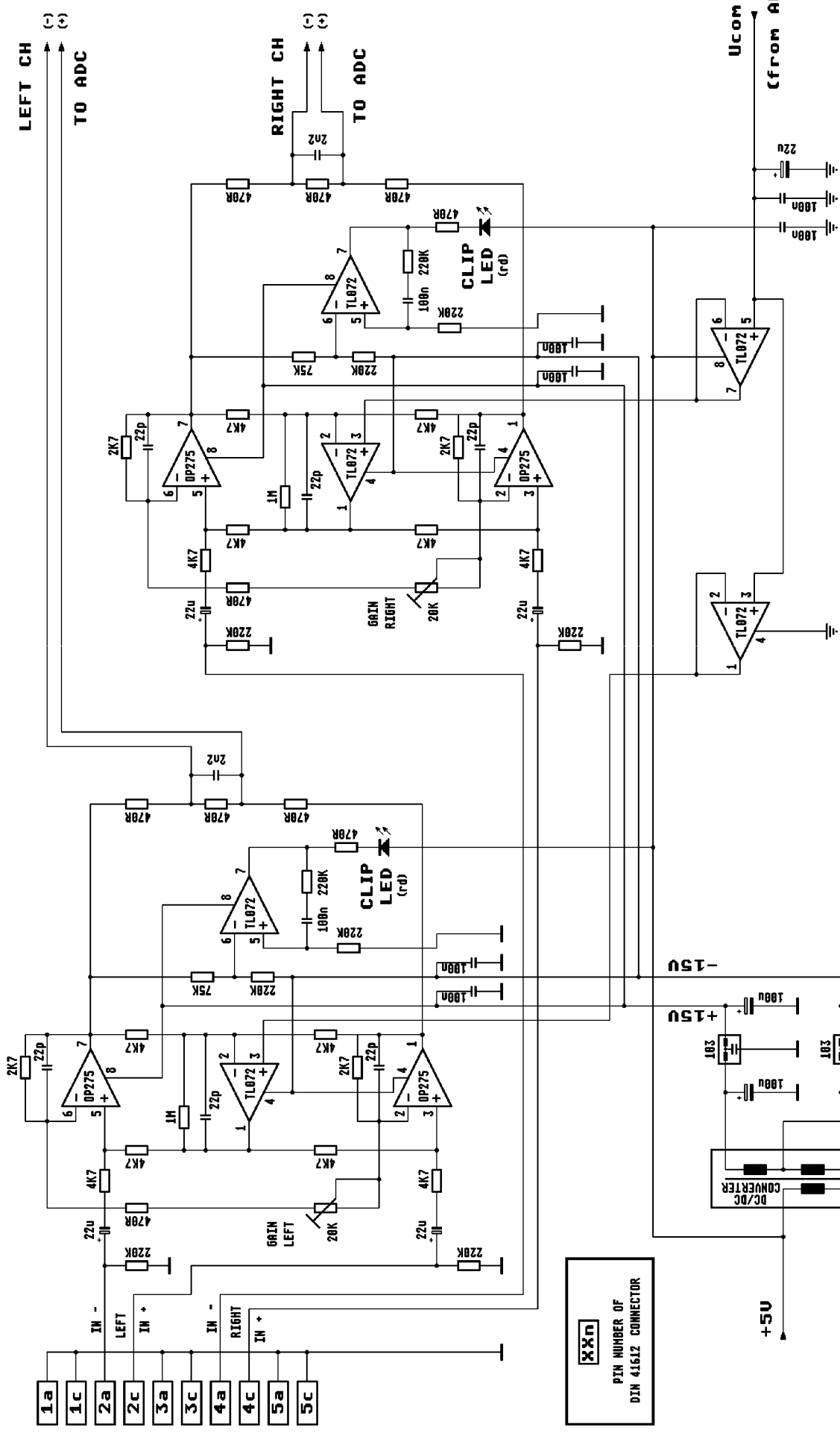
**WCLK SYNC PCB**





**INT.CLOCK PCB**

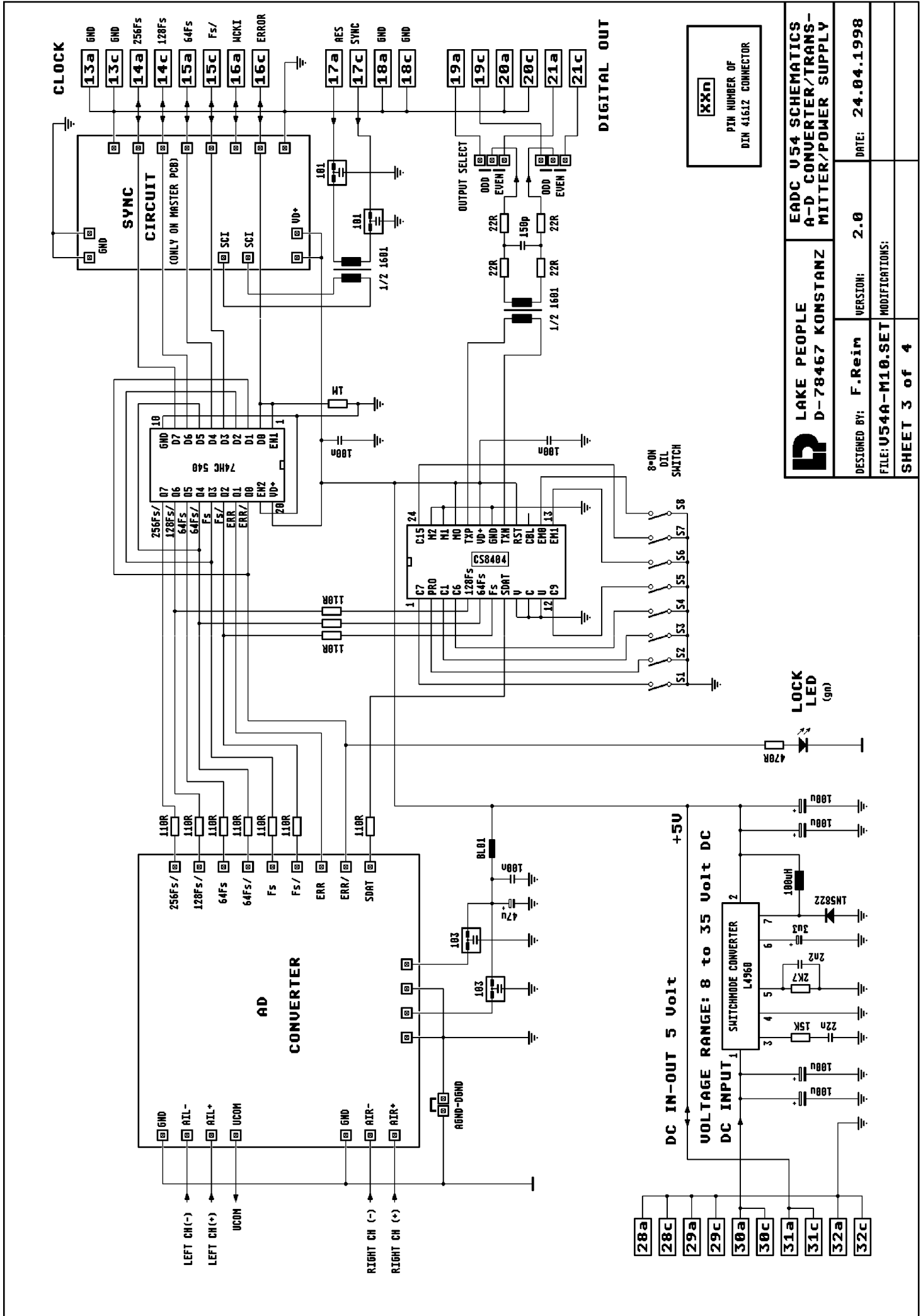



<p><b>LAKE PEOPLE</b> D-78467 KONSTANZ</p>	<p><b>EADC U54</b> LAYOUT / JUMPERS</p>	DESIGNED BY: <b>F.REIM</b>	VERSION: <b>2.0</b>	DATE: <b>05.05.1998</b>
		FILE: <b>U54A-M10.SET</b>	MODIFICATIONS:	
		<b>SHEET 1 of 4</b>		



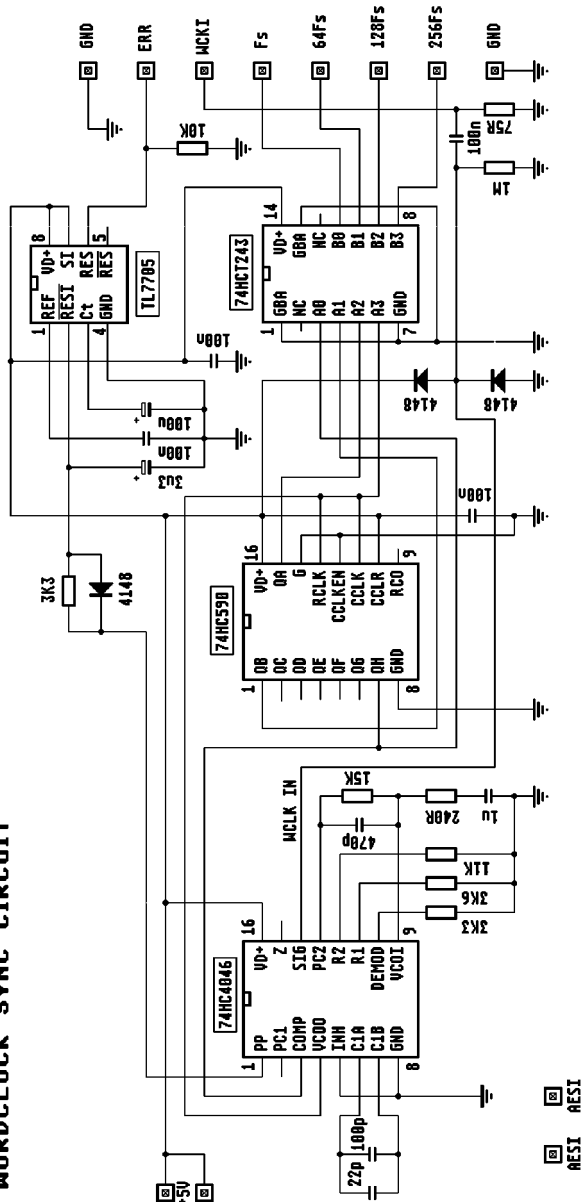

  
 PIN NUMBER OF
   
 DIN 41612 CONNECTOR

 <b>LAKE PEOPLE</b> D-78467 KONSTANZ	<b>EADC U54 SCHEMATICS</b> <b>ANALOG INPUT</b> <b>DC SUPPLY</b>	
	DESIGNED BY: <b>F.Reim</b>	VERSION: <b>2.0</b>
FILE: <b>U54A-M10.SET</b> MODIFICATIONS:		
<b>SHEET 2 of 4</b>		



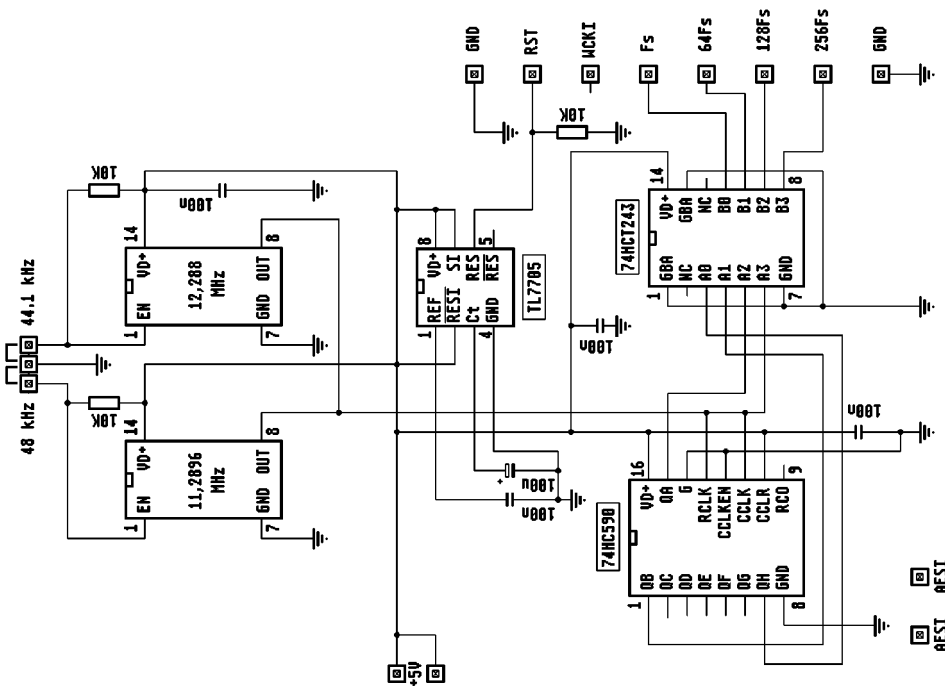
 <b>LAKE PEOPLE</b> D-78467 KONSTANZ	<b>EADC V54 SCHEMATICS</b>	
	<b>A-D CONVERTER/TRANS-MITTER/POWER SUPPLY</b>	
DESIGNED BY: <b>F.Reim</b>	VERSION: <b>2.0</b>	DATE: <b>24.04.1998</b>
FILE: <b>V54A-M10.SET</b> MODIFICATIONS:		
<b>SHEET 3 of 4</b>		

**WORDCLOCK SYNC CIRCUIT**

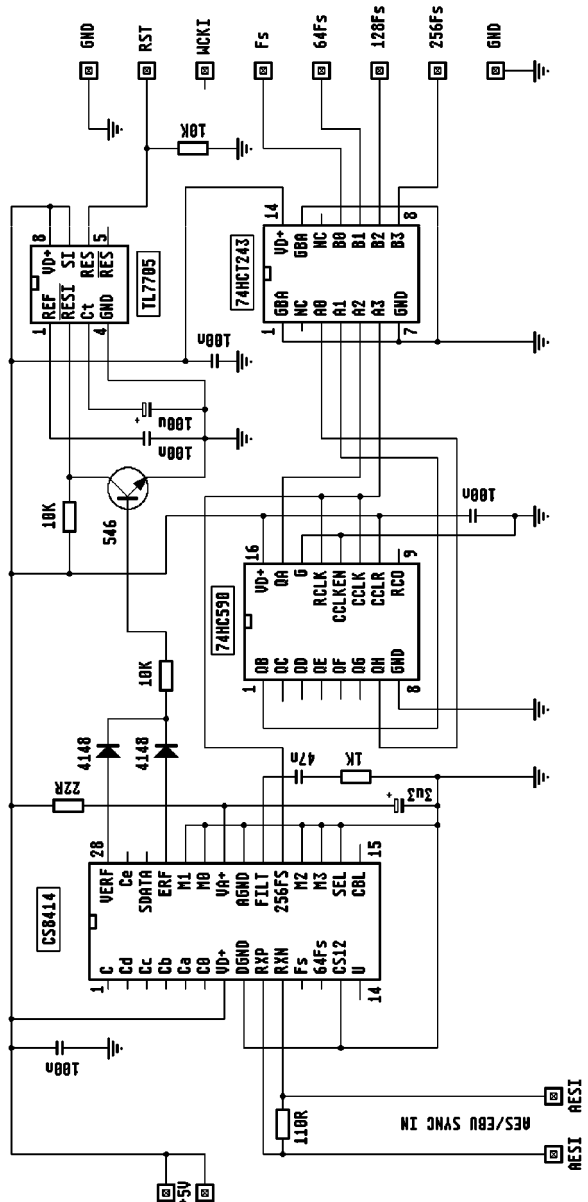


**INTERNAL OSZILLATOR**

SAMPLE RATE SELECT JUMPER



**AES/EBU SYNC CIRCUIT**



**LAKE PEOPLE**  
D-78467 KONSTANZ

**EADC U54 SCHEMATICS**  
CLOCK ALTERNATIVES

DESIGNED BY: **F.Reim**      VERSION: **2.0**      DATE: **24.04.1998**

FILE: **U54A-M10.SET**      MODIFICATIONS:

**SHEET 4 of 4**

# KONFORMITÄTSERKLÄRUNG

## CONFORMITY STATEMENT

Wir bestätigen hiermit, dass das folgende Gerät:

We herewith declare that the following unit:

Bezeichnung: **24 BIT ANALOG DIGITAL  
CONVERTER V54 AES**

Name : **24 BIT ANALOG DIGITAL  
CONVERTER V54 AES**

Serien Nr. : -alle-

Serial No: -all-

mit folgenden EU-Richtlinien bzw. Normen  
übereinstimmt:

is in conformity with the following EC directives:

**73 / 23 / EWG neu 93 / 68 / EWG;  
Niederspannungsrichtlinie**

**73 / 23 / EEC new 93 / 68 / EEC;  
Low voltage directive**

Angewandte harmonisierte Norm:  
**EN 60065 : 2002**

Applied harmonized Standard:  
**EN 60065 : 2002**

**2004 / 108 / EG  
Elektromagnetische Verträglichkeit**

**2004 / 108 / EG  
Electromagnetic compatibility**

Zur Beurteilung des Erzeugnisses hinsichtlich seiner  
elektromagnetischen Verträglichkeit wurden  
folgende, harmonisierten Vorschriften angewendet:

For verification of conformity with regard to  
electromagnetic compability the following  
harmonized standards are applied:

**EN 61000-6-3 : 2007**  
Fachgrundnorm Störaussendung

**EN 61000-6-3 : 2007**  
Generic emission standard

**EN 61000-6-1 : 2007**  
Fachgrundnorm Störfestigkeit

**EN 61000-6-1 : 2007**  
Generic immunity standard

Produktfamilienorm für Audio- Video- und  
audiovisuelle Einrichtungen sowie für Studio-  
Lichtsteuereinrichtungen für professionellen Einsatz:

Product family standard for audio, video, audio-visual  
and entertainment lightning control apparatus for  
professional use:

**EN 55103-1 / 2005** Teil 1: Störaussendung  
**EN 55103-2 / 2005** Teil 2: Störfestigkeit

**EN 55103-1 / 2005** Part 1: Emission  
**EN 55103-2 / 2005** Part 2: Immunity

**Lake People electronic GmbH**  
**Turmstrasse 7a, D-78467 Konstanz**



Konstanz 01.04.2010, Fried Reim, Geschäftsführer / CEO



**LAKE PEOPLE** electronic GmbH

development and manufacturing of audio electronic  
Turmstrasse 7a  
78467 Konstanz  
GERMANY  
Tel. +49 (0) 7531 73678  
Fax +49 (0) 7531 74998  
www.lake-people.de