

EADC V67

	Seite/Page
Bedienungsanleitung	2
Technische Daten	6
Lage der Bauelemente / Jumper Settings	7
Schaltpläne	8
Konformitätserklärung	12

LAKE PEOPLE

HAIDELMOOSWEG 52 D-78467 Konstanz TEL: 07531/73678 FAX: 07531/74998

ALLGEMEINES

Der LAKE PEOPLE EADC V67 ist ein Analog-Digital Wandler höchster Qualität auf einer Eurokarte. Er wird in zwei verschiedenen Ausführungen geliefert, die sich durch ihre erzielbare Dynamik unterscheiden. Er wandelt ein stereo-phones Eingangssignal in ein lineares 20 Bit Ausgangssignal.

Die Eingänge sind elektronisch symmetrisch. Die Eingangsempfindlichkeit ist mit zwei Spindeltrimmern auf der Frontplatte einstellbar.

Ein zuschaltbarer Limiter ermöglicht moderate Übersteuerungen und vermeidet sicher ein digitales Overload.

Die Takterzeugung erfolgt alternativ über einen internen Generator oder extern über AES/EBU-Sync oder Wordclock.

Der digitale Ausgang liegt im AES/EBU Format vor. Die Channel-Status-Bits können auf der Platine durch DIP-Schalter eingestellt werden.

Zur Stromversorgung der Karte ist lediglich eine Spannung erforderlich.

DIE STROMVERSORGUNG

Die Spannungsversorgung des EADC V67 erfolgt über die Pins 26a+c für eine DC Eingangsspannung zwischen 8 und 35 Volt oder über die Pins 28a+c für eine DC Eingangsspannung von 5 Volt.

Die zugehörige Masse wird über die Pins 30 und 32a+c angeschlossen.

Achtung:

Bitte beachten Sie beim Anschluss der Betriebsspannung dass Verpolungen oder Spannungen über 6,5 Volt am 5 Volt Eingang (Pins 28a+c) bzw. 40 Volt am 8-35 Volt Eingang (Pins 26a+c)

zur Zerstörung des Gerätes führen können. Die Stromaufnahme des EADC V66/67 ist abhängig von der Betriebsspannung. Der Leistungsbedarf der Karte liegt bei 3-4 Watt.

DIE EINGÄNGE

Die elektronisch symmetrischen analogen Line-Eingänge des EADC V66/67 befinden sich auf den Pins 2a+c und 6a+c der Steckerleiste. Der rechte Kanal liegt auf den Pins 2a+c (Plusphase auf c), der linke Kanal liegt auf den Pins 6a+c (Plusphase auf c).

Auf den Pins 4a+c können die zugehörigen Massen angeschlossen werden.

Die Empfindlichkeit der analogen Eingänge kann über die auf der Front befindlichen Spindeltrimmer eingestellt werden. Der Einstellbereich liegt bei ca. 0...+21 dBu für Vollaussteuerung.

DER DIGITALE AUSGANG

Der digitale Ausgang befindet sich auf den Pins 22a+c der Steckerleiste. Der Ausgang ist nach AES 3-1992 ausgelegt, trafosymmetrisch, Impedanz 110 Ohm.

Die eventuelle Masse sollte auf die Pins 16a+c gelegt werden.

DIE TAKTVERSORGUNG

DER INTERNE TAKT

Der Oszillator für die interne Taktversorgung befindet sich auf der optionalen "Internal Sync-

PCB". Der Oszillator kann über einen Jumper zwischen 44.1 kHz und 48 kHz umgeschaltet werden.

Die Lock-LED zeigt nach Ablauf der Reset-Prozedur die Betriebsbereitschaft der Taktversorgung an.

DER AES/EBU SYNC EINGANG

Der AES/EBU Sync-Eingang zur Taktversorgung der optionalen "AES-Sync-PCB" befindet sich auf den Pins 18a+c der Steckerleiste. Der Eingang ist nach AES 3-1992 ausgelegt, trafosymmetrisch, Impedanz 110 Ohm.

Die eventuelle Masse sollte auf die Pins 16a+c gelegt werden.

Der Takt darf im Bereich 28 kHz bis 54 kHz liegen.

Die Lock-LED zeigt einen gültigen Takt an, sofern die Reset-Prozedur korrekt ausgeführt und beendet wurde.

DER WORDCLOCK EINGANG

Der Wordclock Eingang zur Taktversorgung der optionalen "WCKL-Sync-PCB" befindet sich auf den Pins 14a der Steckerleiste. Der Eingang ist unsymmetrisch. Die Impedanz kann über einen Jumper auf der Zusatzplatine zwischen 75 und 150 Ohm umgestellt werden.

Die Masse sollte auf die Pins 16a+c gelegt werden.

Der Takt darf im Bereich 28 kHz bis 54 kHz liegen.

Die Lock-LED zeigt einen gültigen Takt an, sofern die Reset-Prozedur korrekt ausgeführt und beendet wurde.

DIE BEDIENELEMENTE UND ANZEIGEN



GAIN RIGHT

Mit diesem Spindeltrimmer ist die Eingangsempfindlichkeit des rechten Kanals einstellbar.

CLIP-LED

Die Clip-LED blinkt bei Pegeln, die grösser als ca. 2 dB unterhalb der Vollaussteuerung sind. Sie soll auf drohende Übersteuerungen des Wandlers hinweisen. Die LED hat eine sehr schnelle Ansprechzeit und blinkt deutlich auch bei kurzzeitigen Impulsen. Sollte der Limiter aktiv geschaltet sein, kann keine Übersteuerung auftreten.

LIMITER-LED

Die Limiter-LED leuchtet, wenn der eingebaute Limiter aktiv geschaltet wurde. Dies erfolgt über bezeichnete Jumper auf der Platine.

GAIN LEFT

Mit diesem Spindeltrimmer ist die Eingangsempfindlichkeit des linken Kanals einstellbar.

LOCK-LED

Das Leuchten der Lock-LED zeigt einen korrekten Synchronisationstakt und einen abgeschlossenen Reset an.

DER LIMITER

Über den mit "Limiter" bezeichneten Jumper ist auf der analogen Ebene eine Schaltung zur Pegelbegrenzung einschleifbar. Sie ist einfach aber wirkungsvoll aufgebaut und vermeidet im aktivierten Zustand das berüchtigte digitale Overload, indem sie eventuell auftretende Peaks begrenzt.

Die Attack- und Releasezeiten der Regelung liegen im Mikrosekundenbereich.

Nach dem Aktivieren des Limiters wird der Pegel auf ca. - 0.3 dB unterhalb der Vollaussteuerung begrenzt. Bitte beachten Sie, dass dieser Limiter als "Notbremse" gedacht ist und nicht zur Erzielung von Soundeffekten.

EINSCHALTEN UND RESET

Im Moment des Einschaltens wird über die eingebaute Watchdog-Schaltung ein Reset durchgeführt. Der Watchdog überwacht die interne Betriebsspannung und wird bei unzulässigen Abweichungen von dieser Spannung wieder einen Reset ausführen bzw. das Gerät nicht freischalten.

Bitte beachten Sie:

Der Reset löst innerhalb der Wandler-IC's einen DC-Abgleich aus. Es kann durchaus sinnvoll sein, nach der Aufwärmzeit (ca. 1 Std.) einen weiteren DC-Abgleich durch Reset durchzuführen. Dazu ist entweder die Stromversorgung oder der externe Takt zu unterbrechen.

Bitte beachten Sie:

Wenn externe Takte verwendet werden, ist der Reset mit einem gültigen Takt an den entsprechenden Eingängen gekoppelt: Das Gerät wird solange im Reset-Status verbleiben, bis ein gültiger Takt erkannt wurde. Diese Tatsache kann sinnvoll für einen "Warmabgleich" verwendet

werden, indem für kurze Zeit die externe Taktversorgung unterbrochen wird.

Bitte beachten Sie:

Bei Mehrkanal-Anwendung wird der Reset Zentral vom Masterkanal erzeugt und über die "Reset In-Out"-Leitung (Pin 14c) über den Bus gesteuert.

DIE BETRIEBSARTEN

STAND-ALONE BETRIEB

Wenn der EADC V66/67 als eigenständiger zweikanaliger Wandler eingesetzt wird, ist eine Taktversorgung über den internen Oszillator oder eine der beiden Sync-Karten notwendig.

Der Jumper auf der Karte ist auf die "Master"-Positionen zu setzen.

Der Jumper für den Limiter und die Dip-Schalter für die Channel-Status Bits sind Ihren Anforderungen entsprechend zu setzen (siehe technischer Anhang).

MEHRKANAL ANWENDUNG - MASTER

Bei Mehrkanal-Anwendung ist ein Masterkanal zu bestimmen. Dieser ist zuständig für die zentrale Taktversorgung, die wiederum intern oder extern über die optionalen Zusatzkarten erfolgt.

Der Jumper auf der Master-Karte ist auf die "Master"-Positionen zu setzen.

Der Jumper für den Limiter und die Dip-Schalter für die Channel-Status Bits sind Ihren Anforderungen entsprechend zu setzen (siehe technischer Anhang)

MEHRKANAL ANWENDUNG - SLAVE

Der Slave-Kanal benötigt keine externen Zusatzkarten zur Takterzeugung. Er wird über die auf der Masterkarte generierten Takt- und Reset-Leitungen über den Bus versorgt und gesteuert. Die Jumper auf den Slave-Karten sind auf die "Slave"-Positionen zu setzen.

Achtung:

Jumper und Dip-Schalter für die Channel-Status Bits müssen auch auf den Slave-Karten Ihren Anforderungen entsprechend gesetzt werden.

WIE FUNKTIONIERT'S

PRÄAMBEL

Der EADC V67 bietet Spitzentechnologie. Er mess- und hörbar besser als Standard 16-Bit Wandler, wie sie üblicherweise in DAT Recordern, Hard-Disk Recordern oder digitalen Mehrspurmaschinen eingesetzt werden.

Sicherlich haben Sie bemerkt, dass wir unsere Wandler nicht explizit als 18-Bit oder 20-Bit Wandler anpreisen. Wir denken, dass die Angabe der erzielbaren Dynamik aussagekräftiger ist als die meist nur theoretische Angabe der erzeugten Bitbreite am Ausgang.

Wer es genau wissen möchte, kann nach folgender Formel verfahren:

$$\text{Auflösung in Bit} = (\text{Dynamik} - 1.76 \text{ dB}) / 6.02$$

Daraus ergibt sich eine tatsächliche Auflösung von 17.5 Bit für den V67.

Anzumerken wäre noch, dass unsere Werte RMS unbewertet und von 20 Hz bis 20 kHz ermittelt wurden. Nach der Messvorschrift IHF-A ergäben sich Verbesserungen von einigen dB!

DIE FUNKTION

Die analogen Eingangssignale gelangen in eine Pufferstufe und können danach in ihrem Pegel durch zwei Trimmer auf die Empfindlichkeit des Wandlers abgestimmt werden.

Der über Jumper zuschaltbare Limiter besteht aus symmetrisch vorgespannten Dioden. Der Limiter ist auf ca. -0.3 dB unterhalb der Vollaussteuerung des Wandlers eingestellt.

Das Herz des V67 ist natürlich der A/D Wandler. Er präsentiert sich im als 1-Bit Wandler mit 64-achtem Oversampling. Der linke und der rechte Kanal werden auf einem Chip gemeinsam gesampelt.

Ein Digitalfilter vor dem Wandler sorgt für eine hohe Dämpfung von nicht erwünschten Aliasfrequenzen. Die digitale Wandlung des Eingangssignals ist unabhängig von seiner Frequenz und Amplitude.

Das digitale Ausgangswort liegt in serieller Form als 20 Bit Signal im Zweierkomplement vor.

Um zu funktionieren, benötigt der A/D Wandler einen Takt. Er wird intern aus Quarzoszillatoren erzeugt, oder extern aus einem AES/EBU oder WCKL Signal gewonnen. Grundsätzlich ist dem Wandler die Frequenz der Taktrate innerhalb gewisser Grenzen gleichgültig, solange sie relativ jitterfrei ist. Ein jitterbehaftetes Taktsignal würde sich durch zusätzliches Rauschen bemerkbar machen.

Das interne Erzeugen eines Taktes ist relativ unkompliziert und lässt sich recht jitterarm realisieren. Schwieriger ist das Erzeugen eines Taktes aus einem externen Signal. Die dazu erforderliche PLL ist nach den neuesten diesbezüglichen Erkenntnissen aufgebaut worden.

Nach dem Verlassen des A/D Wandlers wird das digitale Signal in einem weiteren Baustein zu AES/EBU konformen Signalen aufbereitet, um

danach in normierter Form zum digitalen Ausgang zu gelangen.

Ähnlich wie Computer können auch digitale Wandler "abstürzen". Um korrekte Betriebsbedingungen zu erreichen, wurde nicht nur auf die in den Chips implementierten Reset-Prozeduren vertraut, sondern ein eigener Reset-Generator über eine Watchdog-Schaltung realisiert. Sie ist logisch mit den Schaltungen für die externe Synchronisation verknüpft. Deshalb wird ein Reset nicht nur über die Betriebsspannungsbedingungen sondern auch über nicht als gültig erkannte Synchronkontakte ausgelöst.

TECHNISCHER ANHANG

STECKERBELEGUNG EADC V66/V67

(DIN 41612, 32-POL)

2	a	Analog In Rechts (-)
2	c	Analog In Rechts (+)
4	a+c	Masse (Analog)
6	a	Analog In Links (-)
6	c	Analog In Links (+)
8	a+c	Masse
10	a	256*Fs In-Out (-)
10	c	256*Fs In-Out (+)
12	a	Fs In-Out
12	c	64*Fs In-Out
14	a	Wordclock Sync In
14	c	Reset In-Out
16	a+c	Masse (Digital)
18	a+c	AES/EBU Sync In
20	a+c	Masse (Digital)
22	a	AES/EBU Digital Out (-)
22	c	AES/EBU Digital Out (+)
24	a+c	NC
26	a+c	DC In (+8 ... 35 Volt DC)
28	a+c	DC In-Out (+ 5 Volt DC)
30	a+c	Masse (Stromversorgung)
32	a+c	Masse (Stromversorgung)

TECHNISCHE DATEN EADC V67

(alle Messwerte RMS unbewertet, 20Hz ... 20 kHz,
bezogen auf Volllaussteuerung und +20 dBu Eingangspegel)

Analoge Eingänge: elektronisch symmetrisch

Impedanz: 10 kOhm

Eingangsempfindlichkeit 0 ... +21 dBu

Gleichtaktunterdrückung: > 60 dB

Taktversorgung:

- Eigener Oszillator, Standardfrequenzen 44.1 und 48 kHz
- WCLK-Sync, Eingang unsymmetrisch, Impedanz 75/150 Ohm, Lockbereich 28...54 kHz
- AES/EBU-Sync, Eingang trafosymmetrisch, Impedanz 110 Ohm, Lockbereich 28...54 kHz

Limiter: Einsatz -0.3 dB unter Volllaussteuerung, schaltbar

Frequenzgang (-0.1 dB): 10 Hz...20 kHz

Dynamik: 106 dB (RMS unbew.) / 110 dB (A-bew.)

THD+N (-20 dB): -87 dB

Stopbanddämpfung: -100 dB

Digitales Ausgangsformat: Professional oder Consumer, schaltbar

Digitaler Ausgang: AES/EBU, trafosymmetrisch

Impedanz: 110 Ohm

Stromversorgung: 5 V DC (Pin 28 a+c) oder 8..35 V DC (PIN 26 a+c)

Anschlüsse: Steckerleiste DIN 41612, Bauform C, 32-pol, a+c bestückt

DIP-SWITCH SETTING ON EADC V67 MAIN PCB

Switch 1 Byte 0, Bit 0 - Pro / Con Mode ON = Professional OFF = Consumer

PROFESSIONAL MODE

Switch 2 Byte 0, Bit 7 - Fs Information see table below
Switch 3 Byte 0, Bit 1 - Audio/Non Audio ON = non Audio OFF = Audio
Switch 4 Byte 0, Bit 6 - Fs Information see table below
Switch 5 Byte 1, Bit 1 - Stereo Mode ON = Stereophonic OFF = Not indicated
Switch 6 Byte 0, Bit 2,3,4 - Emphasis ON = Emphasis OFF = No Emphasis
Switch 7 Byte 0, Bit 2,3,4 - Emphasis ON = Emphasis OFF = No Emphasis
Switch 8 (Transparent Mode) ON = ***** OFF = Must be OFF!!

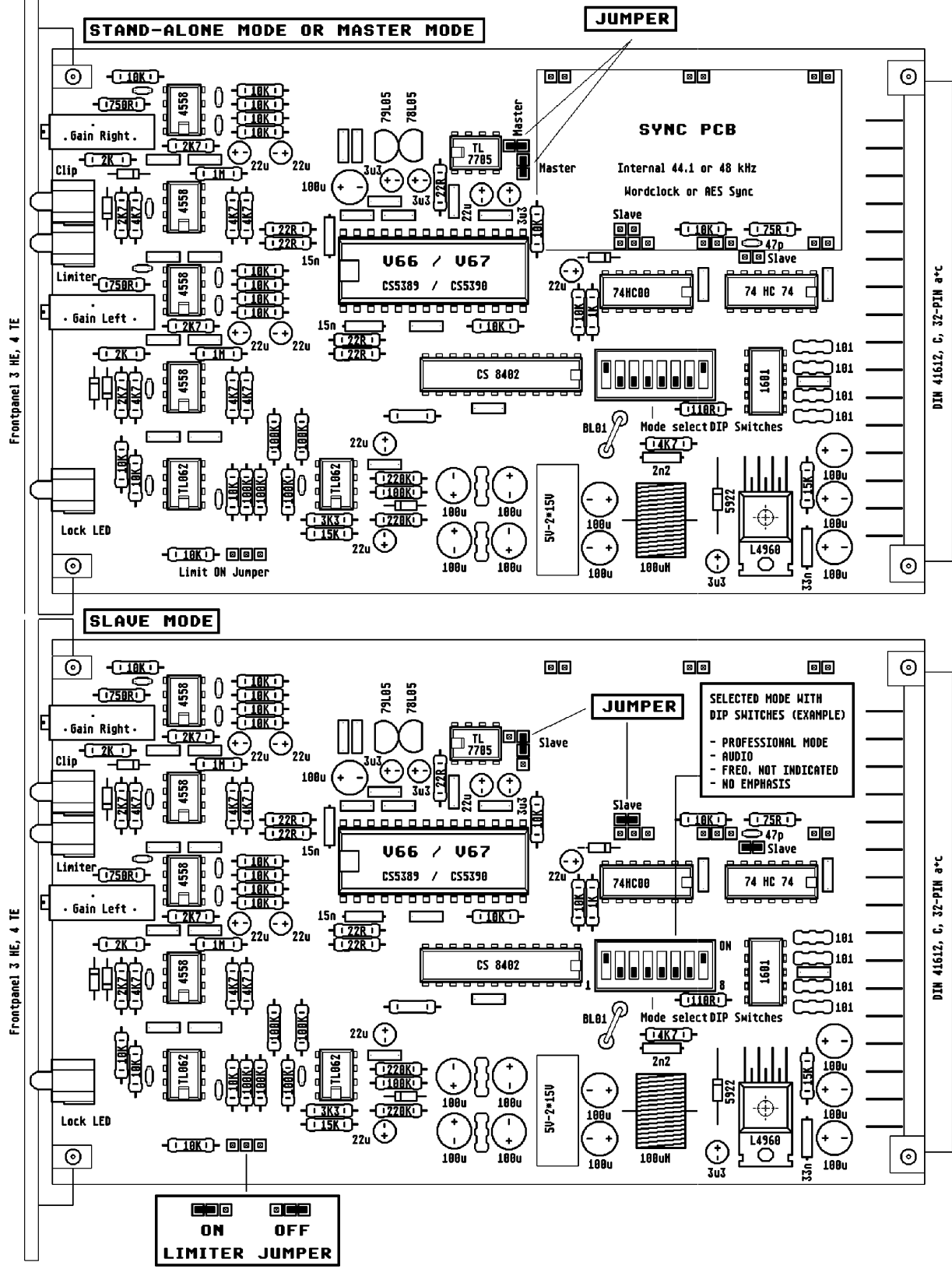
Switch 4 / Bit 6	Switch 2 / Bit 7	SAMPLING FREQUENCY
OFF	OFF	Frequency not indicated
OFF	ON	48 kHz
ON	OFF	44.1 kHz
ON	ON	32 kHz

CONSUMER MODE

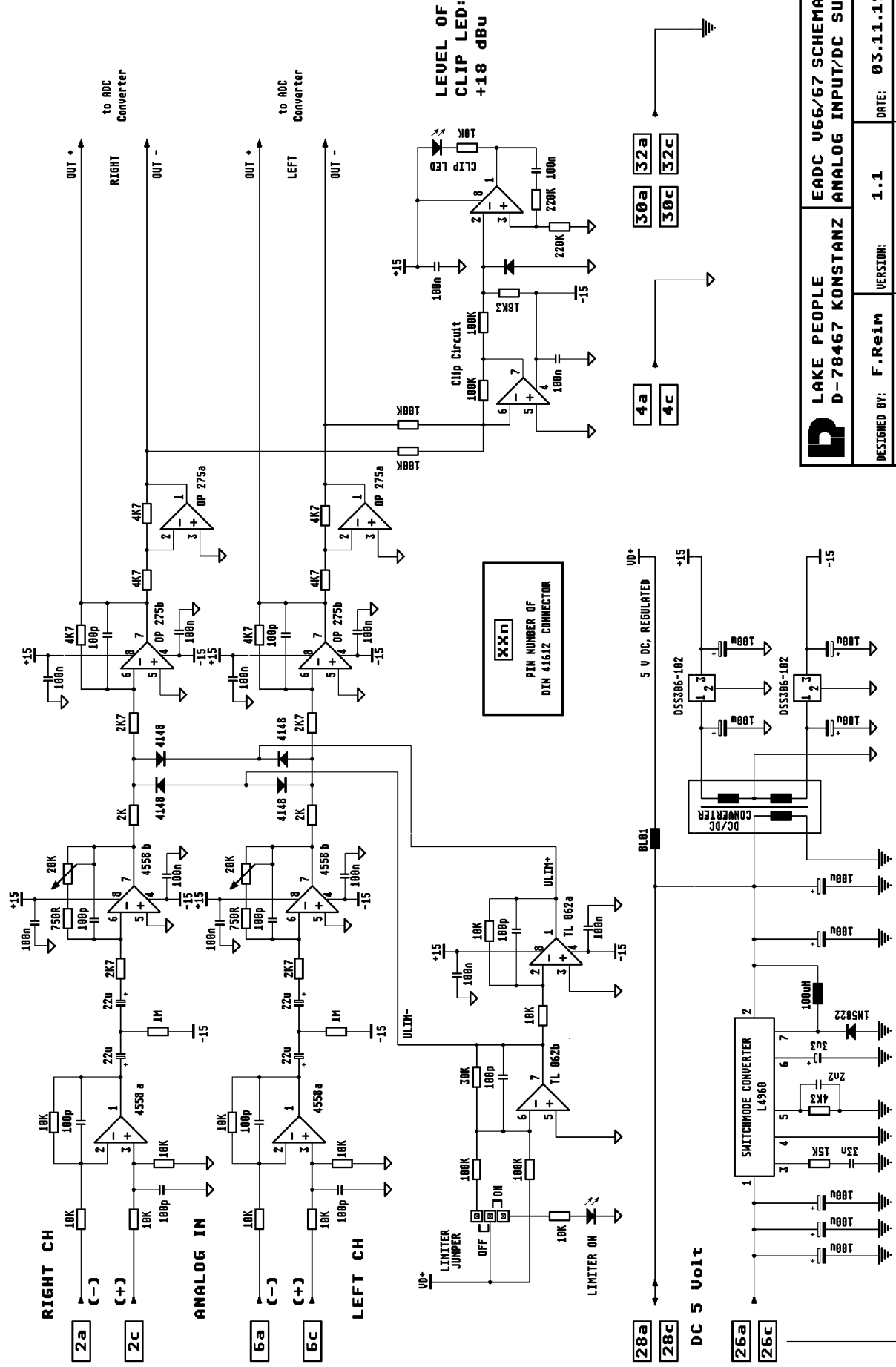
Switch 2 Byte 0, Bit 3 - Preemphasis ON = Emphasis OFF = No Emphasis
Switch 3 Byte 3, Bit 0 - Fs Information see table below
Switch 4 Byte 0, Bit 2 - Copy permit ON = C. permitted OFF = C. inhibited
Switch 5 Byte 1, Bit 15 - Gen. Status ON = no indication OFF = Original
Switch 6 Byte 1, Bit 0 - Category Code see table below
Switch 7 Byte 1, Bit 1 - Category Code see table below
Switch 8 Byte 3, Bit 1 - Fs Information see table below

Switch 3 / Bit 24	Switch 8 / Bit 25	SAMPLING FREQUENCY
OFF	OFF	44.1 kHz
OFF	ON	48 kHz
ON	OFF	reserved
ON	ON	32 kHz

Switch 6 / Bit 8	Switch 7 / Bit 9	CATEGORY CODE
OFF	OFF	General
OFF	ON	Digital Converters
ON	OFF	Laser-optical
ON	ON	Magnetic tape or disk

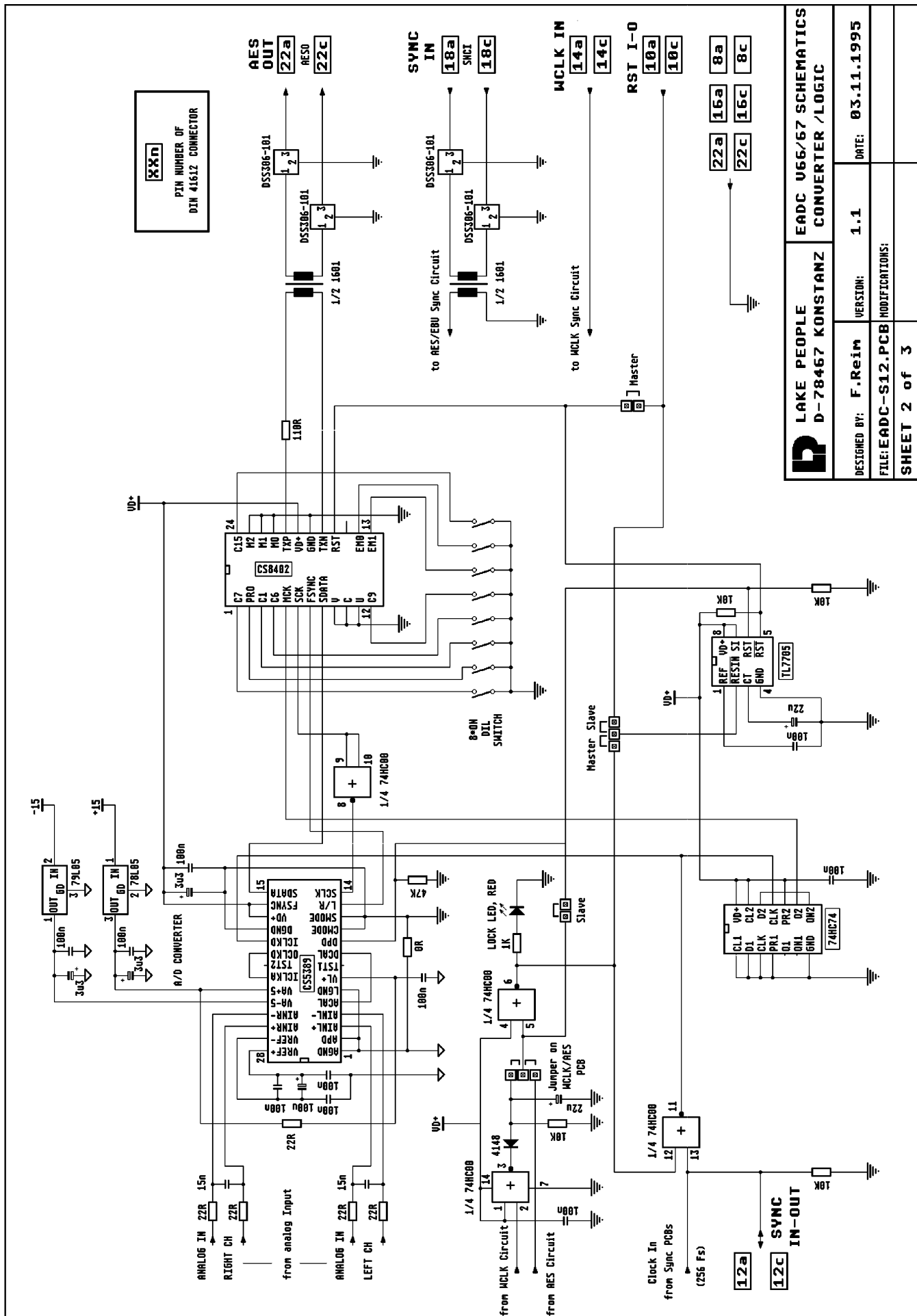



LAKE PEOPLE D-78467 KONSTANZ	EADC U67 JUMPER SETTINGS	DESIGNED BY: F.REIM	VERSION: 1.0	DATE: 17.07.1995
		FILE: BEDA-U66.PCB	MODIFICATIONS:	
All Kerkos 47 pF, all MKT Capacitors 100n as not otherwise noted		SHEET 1 of 1		

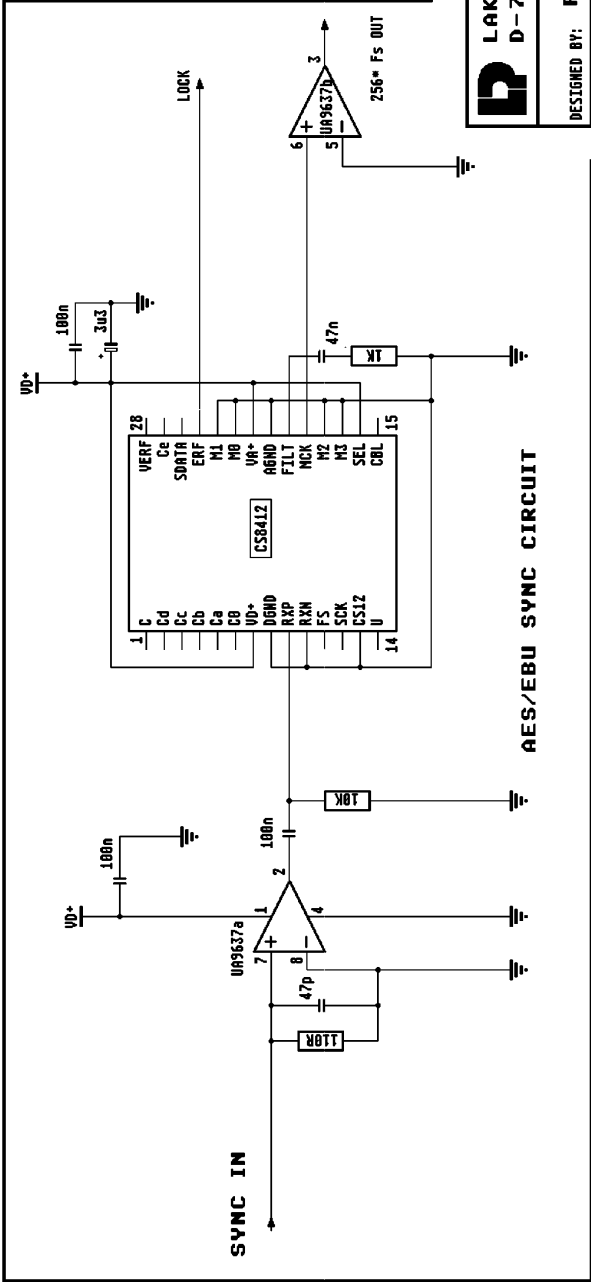
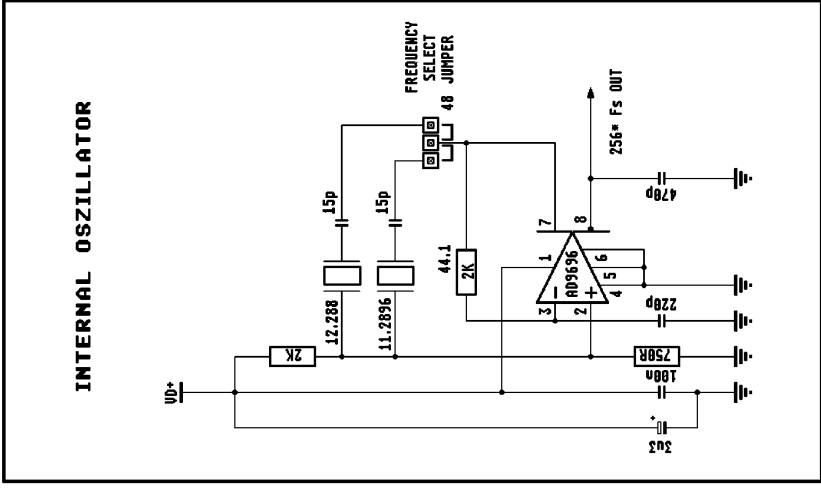
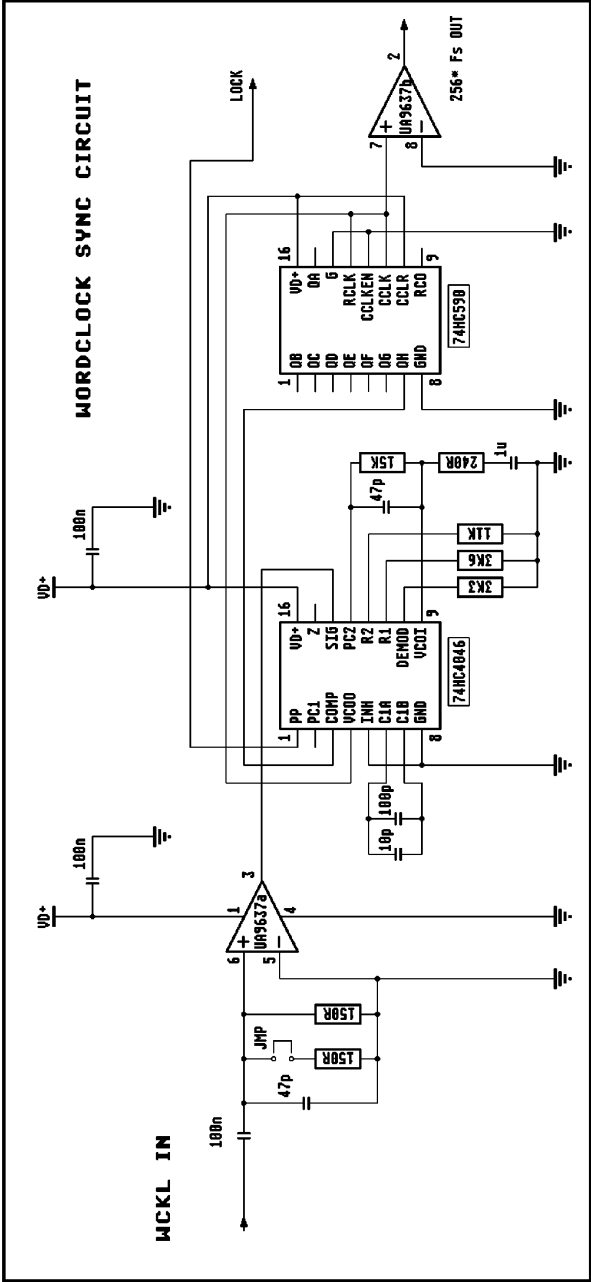


LEVEL OF CLIP LED: +18 dBu

DC INPUT VOLTAGE RANGE: 8 to 35 Volt DC



 LAKE PEOPLE D-78467 KONSTANZ	EADC U66/67 SCHEMATICS	
	CONVERTER / LOGIC	
DESIGNED BY: F. Reim	VERSION: 1.1	DATE: 03.11.1995
FILE: EADC-S12.PCB MODIFICATIONS:		
SHEET 2 of 3		



XXn
PIN NUMBER OF
DIN 41612 CONNECTOR

LAKE PEOPLE D-78467 KONSTANZ	EADC U66/67 SCHEMATICS	DESIGNED BY: F. Reim VERSION: 1.1 DATE: 03.11.1995
	CLOCK ALTERNATIVES	
FILE: EADC-S13.PCB MODIFICATIONS:		SHEET 3 of 3

KONFORMITÄTSERKLÄRUNG

Hiermit wird bestätigt, dass die elektrische Anlage / das elektrische Betriebsmittel den unten aufgeführten Bestimmungen entspricht.

Bezeichnung: **EURO ANALOG DIGITAL CONVERTER**

Typ: **EADC V67**

Seriennummer: keine

Baujahr: ab 1995

EG RICHTLINIEN: Niederspannungsrichtlinie 73/23/EWG
Elektromagnetische Verträglichkeit 89/336/EWG

HARMON. REGELN DER TECHNIK: EN 50081-1, EN 50082-1,
ENV 50140, ENV 50141, ENV 50142
EN 61000-4-2, ENV 61000-4-4, EN 610004-11

NATIONALE REGELN DER TECHNIK: VBG 4 (Unfallverhütungsvorschrift
„Elektrische Anlagen und Betriebsmittel“)

Konstanz 10.12.1997

Fried Reim

(Geschäftsführer)

LAKE PEOPLE